

Układy synchroniczne — zestaw zadań przygotowujący na kartkówkę

Krzysztof Mazur

5 maja 2018

► ĆWICZENIE 1

Zaprojektuj 3-bitowy dwukierunkowy licznik z nasyceniem liczący w kodzie Gray'a. Licznik ma dwa wejścia u oraz d . Aktywne może być co najwyżej jedno z nich. Gdy u jest aktywne licznik ma zwiększyć wartość, gdy d jest aktywne licznik ma zmniejszyć wartość.

► ĆWICZENIE 2

Zaprojektuj dzielnik częstotliwości przez 2, 3, 4 lub 5 w zależności od wejść a i b :

| a | b | dzielnik |
|-----|-----|----------|
| 0 | 0 | 2 |
| 0 | 1 | 3 |
| 1 | 0 | 4 |
| 1 | 1 | 5 |

Wypełnienie sygnału wyjściowego powinno być równe $\frac{1}{2}$ lub najbliższe $\frac{1}{2}$.

► ĆWICZENIE 3

Zaprojektuj układ odwrotny do zadania 2, na podstawie przebiegu wyjściowego ma określić zastosowany dzielnik.

► ĆWICZENIE 4

Zaprojektuj układ sprawdzający parzystość w następującej transmisji synchronicznej. Linia w stanie nieaktywnym utrzymywana jest w logicznym stanie 1. Dane przesyłane są w ramkach 5-bitowych. Pierwszy bit ramki ma zawsze wartość 0, następne dwa bity są bitami danych — dowolne wartości, 4-ty bit to bit parzystości, dla poprawnej transmisji liczba jedynek w całej ramce jest parzysta. 5-ty bit ramki ma zawsze wartość 0.

| | wolna | | Ramka | | | | | wolna | | |
|-----|-------|---|-------|-------|-------|-----|---|-------|---|---|
| i | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 |
| x | 1 | 1 | 0 | D_0 | D_1 | P | 1 | 1 | 1 | 1 |

W przypadku poprawnej parzystości układ ma wystawić wartość 0 na wyjściu y w cyklu gdzie przesyłany jest 5-ty bit. W przypadku błędu parzystości układ ma wystawić w tej chwili czasowej wartość 1. W pozostałych chwilach czasowych wartość wyjścia y jest dowolna.

Przykład 1, brak błędu:

| | wolna | | Ramka | | | | | wolna | | |
|-----|-------|---|-------|---|---|---|---|-------|---|---|
| i | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 |
| x | 1 | 1 | 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 |
| y | — | — | — | — | — | — | 0 | — | — | — |

W całej ramce są 2 jedynek (cykle 5 i 6), dobra parzystość.

Przykład 2, błąd:

| | wolna | | Ramka | | | | | wolna | | |
|-----|-------|---|-------|---|---|---|---|-------|---|---|
| i | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 |
| x | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| y | — | — | — | — | — | — | 1 | — | — | — |

W całej ramce są 3 jedynek (cykle 4, 5 i 6), zła parzystość.

► ĆWICZENIE 5

Zaprojektuj układ generujący bit parzystości dla transmisji z zadania 4. Układ ma przekazywać sygnał z wejścia x na wyjście y bez opóźnienia, w przypadku złego bitu parzystości układ ma go poprawić.

Przykład 1, błąd:

| | wolna | | Ramka | | | | | wolna | | |
|-----|-------|---|-------|---|---|---|---|-------|---|---|
| i | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 |
| x | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| y | 1 | 1 | 0 | 0 | 1 | 0 | 1 | 1 | 1 | 1 |

W ramce wejściowej bit parzystości miał złą wartość, układ go poprawił na 0, wyjściowa ramka ma już parzystą liczbę jedynek.